

Тригери

Методичні вказівки

до лабораторної роботи
з дисципліни «Комп'ютерна схемотехніка та архітектура комп'ютерів»
для курсантів (студентів) 2-го курсу спеціальності
«Комп'ютерні науки»

Затверджено на засіданні кафедри
управління проектами
інформаційних технологій та
телекомунікацій

Протокол №__ від _____ 20__ р.

Тригери: з дисципліни «Комп'ютерна схемотехніка та архітектура комп'ютерів» для курсантів (студентів) 2-го курсу спеціальності «Комп'ютерні науки»

Укладач

Борзов Ю.О.

Рецензент

Тема. Тригери.

Мета роботи: Ознайомитися з принципом побудови та логікою роботи тригерів "RS, D, T, JK", реалізованих на логічних елементах і у вигляді інтегральних схем.

Теоретичні відомості

Тригером називається пусковий пристрій (рис. 1.), на двох виходах якого в момент впливу керуючих імпульсних сигналів $U_{\text{кер}}$ виникають стрибки напруги $U_{\text{вих1}}$ та $U_{\text{вих2}}$. Двом рівням вихідної напруги, значення яких умовно показані у вигляді "0" та "1", відповідають два рівні стійкої рівноваги. Отже, по закінченні дії керуючих імпульсних сигналів тригер має властивість зберігати двійкову інформацію, що є дуже важливим в імпульсній цифровій техніці. Тригери – пристрої, які характеризуються двома стійкими станами рівноваги, а стрибкоподібний перехід із одного стану в інший здійснюється за наявності зовнішнього керуючого імпульсу (сигналу).

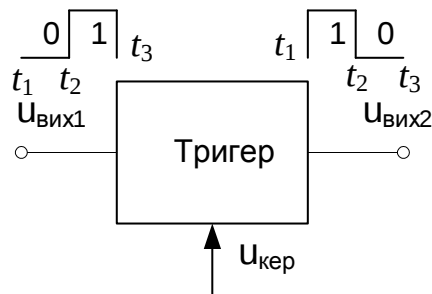


Рис. 1. Структурна схема тригера

В інтервалі часу $t_1 - t_2$ $U_{\text{вих1}}$ відповідає нульовому рівню напруги, а $U_{\text{вих2}}$ – одиничному (перший стан стійкої рівноваги). В такому стані спокою тригер може перебувати як завгодно довго до надходження керуючого імпульсу. Після надходження на вхід тригера в момент часу t_2 керуючого імпульсу рівні напруг на обох виходах змінюються на протилежні (другий стан стійкої рівноваги – інтервал часу $t_2 - t_3$). Отже, сигнали на двох виходах тригера, один з яких називають прямим, а другий – інверсним, змінюються у протифазі.

Цифровий тригер вміщує саме тригер і логічний пристрій керування, який визначає функціональні можливості тригера. Структурна схема цифрового тригера зображена на рис. 2. Пристрій керування (ЛПК) перетворює інформацію, що надходить до входів A_i , в сигнали, які керують власне тригером. В цій схемі тригер можна вважати елементом пам'яті, який ніби записує отриману інформацію.

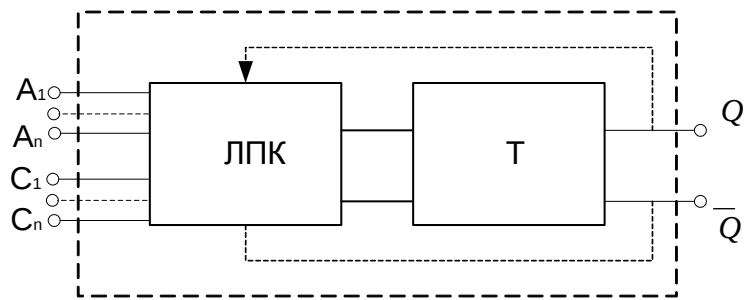


Рис. 2.

В залежності від способу запису інформації тригери поділяються на асинхронні (несинхронізовані) й синхронні (синхронізовані). В асинхронних тригерах інформація записується безпосередньо в момент її надходження до входів A_i , в синхронних тригерах – лише за подачею синхронізуючого (тактуючого) сигналу до спеціально передбачених тактових входів C .

Існує велике різноманіття тригерів. Основна відмінність їх один від одного полягає в характері управління або в способі запису інформації. Назва тригера визначає кількість інформаційних входів, а також їх призначення. Дволітерні назви (RS, JK) означають наявність у тригері двох інформаційних входів з відповідними назвами, однолітерні назви (D, T) - одного інформаційного входу. Між інформаційними сигналами на входах тригера і його станом є визначений логічний зв'язок, який задається таблицею переходів.

1.1. Асинхронний RS-тригер

Для створення асинхронного тригера достатньо двох однотипних логічних елементів. Найчастіше RS-тригери виконують на логічних елементах І-НІ чи АБО-НІ. Умовні графічні позначення RS-тригера з прямим та інверсним входами показані відповідно на рис. 3, а, б.

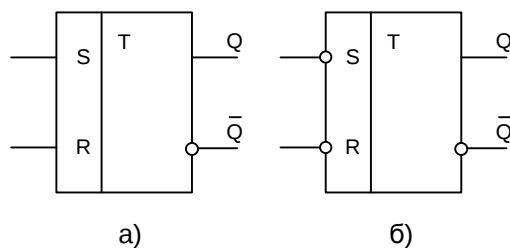


Рис. 3.

RS-тригер характеризується двома станами: логічною 1 і логічним 0. У стані логічної 1 $Q = 1$, $\bar{Q} = 0$, а в стані логічного нуля $Q = 0$ та $\bar{Q} = 1$. В стані логічної 1 тригер встановлюється за інформаційним входом S (від англійського слова set – встановлювати). Відновлення тригера в початковому стані логічного 0 відбувається за інформаційним входом R (reset – відновлювати). RS-тригер, що

спрацьовує за зміни вхідного сигналу від 0 до 1, тобто запускається сигналами, які відповідають стану 1 (позитивна логіка), є тригером з прямими входами. Якщо ж тригер спрацьовує, коли змінюється вхідний сигнал від 1 до 0, тобто запускається сигналами, що відповідають стану 0 і з'являються на одному із входів (негативна логіка), то тригер називають тригером з інверсними входами. Необхідно відзначити, що функції переходів RS-тригерів з прямими та інверсними входами аналогічні.

Закон функціонування тригера змальовується таблицею переходу (рис. 4), де R – та S – інформаційні сигнали на вході тригера; Q^n – стан тригера на прямому виході до появи на входах інформаційних сигналів; Q^{n+1} – стан тригера на прямому виході після появи інформаційних сигналів (після його перемикання).

n S	n R	n Q	$n+1$ Q
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	X
1	1	1	X

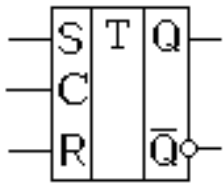
Рис. 4.

де X - невизначений стан на виході тригера.

Комбінація сигналів $S="1"$ і $R="1"$ є забороненою, тому що стан тригера буде невизначеним (або "0" або "1").

1.2. Синхронний RS-тригер

У синхронному RS-тригері інформація, що подається до інформаційних входів S та R , записується лише після надходження синхронізуючого сигналу C .



C^n	S^n	R^n	Q^{n+1}
0	0	0	Q^n
0	0	1	Q^n
0	1	0	Q^n
0	1	1	Q^n
1	0	0	Q^n
1	0	1	0
1	1	0	1
1	1	1	X

Рис. 5 Графічне позначення та таблиця переходу.

Синхронний тригер має ту ж логіку функціонування, проте зміна стану відбувається тільки тоді, коли на вході С сигнал приймає значення «1», дозволяючи сигналу $S=1$ або $R=1$ пройти на елемент пам'яті через входні вентиля І.

1.3. D–тригер

Назва D–тригера походить від англійського слова delay – затримка. В літературі цей тригер часто називають тригером затримки. Він має один інформаційний вхід (рис 6. а, б) і працює за найпростішою логікою, яка відповідає таблиці переходів (рис. 6. в). Як видно з таблиці, стан на виході тригера відповідає стану на вході. Але D–тригер передає до виходу інформацію, що надійшла до його входу після появи синхронізуючого імпульсу. Тому момент зміни вихідної інформації затримується відносно моменту зміни вхідної інформації. Отже, коли подається синхронізуючий імпульс $C = 1$, у тригері записується інформація, яка до цього часу існувала на інформаційному вході D. Ця властивість D–тригера дозволяє широко використовувати його для побудови регістрів.

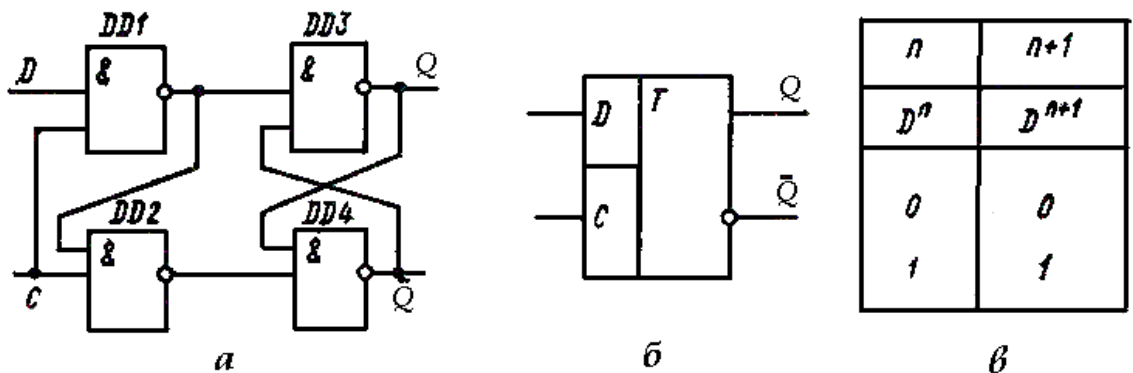


Рис. 6

1.4. T–тригери.

Назва походить від англійського слова toggle – перевертатися. T–тригери, як і попередні, відносяться до тригерів з одним інформаційним лічильним входом. Логіка функціонування T–тригера визначається таблицею переходів (рис.7), з яких виходить, що у відсутності інформаційних сигналів ($T = 0$) тригер зберігає попередній стан і змінює його на протилежний інверсний, коли подаються інформаційні сигнали ($T = 1$). T–тригери застосовують для поділу частоти імпульсів. Крім того, сам термін "з лічильним входом" свідчить про те, що T–тригер широко використовують в лічильниках імпульсів.

T_n	Q_n	Q_n^{+1}
0	0	0
0	1	1
1	0	1
1	1	0

Рис. 7

1.5. JK–тригери.

JK–тригери – це синхронні універсальні тригери з двома інформаційними входами. Умовне позначення JK–тригера зі входом для синхронізації показано на рис. 8, а. Його робота аналогічна роботі RS–тригера. Роль входів S та R відіграють відповідно входи J та K. Коли до одного зі входів подається логічна 1, тригер встановлюється у стані 1 (коли $J = 1$) або логічного 0 (коли $K = 1$) незалежно від початкового стану. Коли до входів одночасно подається логічна 1, тригер змінить попередній стан на обернений. Таким чином, JK–тригер повторює логіку RS–тригера, за винятком комбінації $J = 1, K = 1$, яка не призводить до невизначеного стану, а здійснює інверсію попереднього стану тригера.

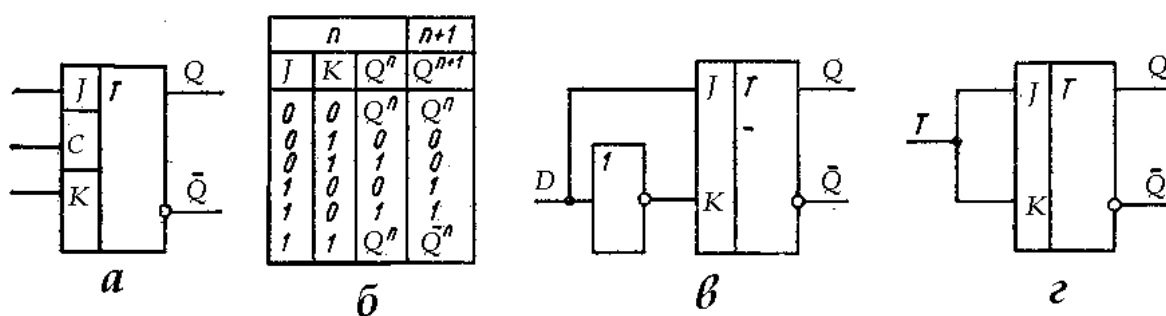


Рис. 8

Універсальність JK–тригера виявляється в тому, що, змінюючи зовнішню комутацію, його можна перетворити в будь-який інший тип тригера: RS, D, T. Як RS–тригер він використовується за умови заборони комбінації $J = K = 1$. Для роботи як D–тригер вхід J через інвертор під'єднують до входу K (рис. 8, в). При цьому вхід J виконує функцію D–входу. T–тригер отримують, коли з'єднані входи J та K в один лічильний вхід T (рис. 8, г).

Порядок виконання роботи

1. Запустіть Multisim.
2. Підготуйте новий файл для роботи.
3. В панелі компонентів в розділі цифрові мікросхеми оберіть елементи NOR2. Виконайте моделювання схеми RS – тригера з прямими входами, зображеної на рисунку 1.

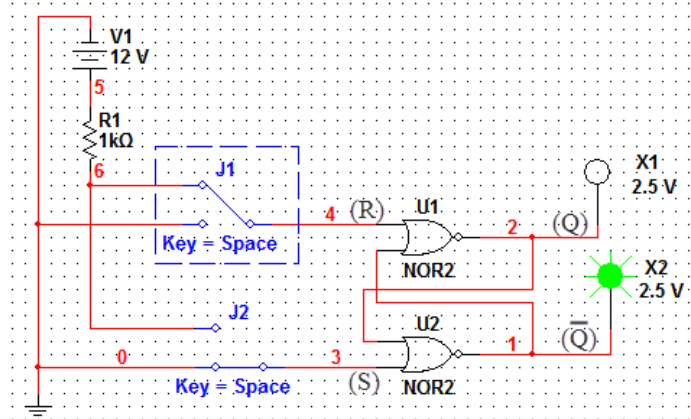


Рис.1

4. Увімкніть схему. Послідовно подайте на схему наступні сигнали: S=0, R=1; S=0, R=0; S=1, R=0; S=0, R=0. На основі отриманих результатів на виході тригера заповніть таблицю переходів.
5. Подайте на схему наступні сигнали: S=1, R=1; Зробіть висновки.
6. В панелі компонентів в розділі цифрові мікросхеми оберіть елементи NAND2. Виконайте моделювання схеми RS – тригера з інверсними входами, зображеної на рисунку 2.

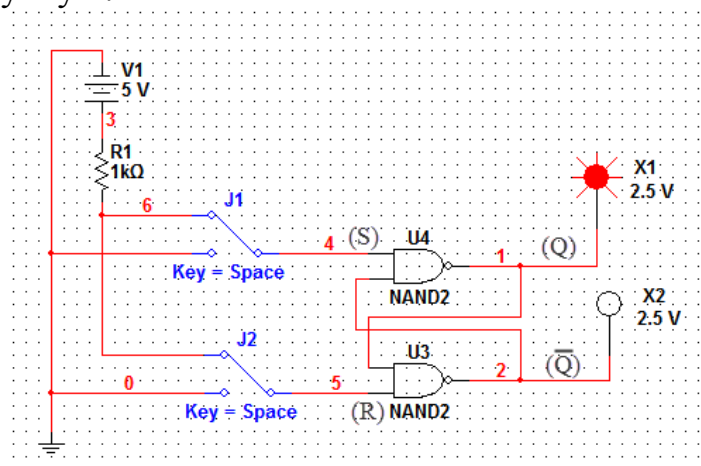


Рис.2

7. Увімкніть схему. Послідовно подайте на схему наступні сигнали: S=1, R=0; S=1, R=1; S=0, R=1; S=1, R=1. На основі отриманих результатів на виході тригера заповніть таблицю переходів.
8. Подайте на схему наступні сигнали: S=0, R=0; Зробіть висновки.
9. Виконайте моделювання схеми D – тригера, зображеної на рисунку 3.

10. Увімкніть схему. Послідовно подайте на схему наступні сигнали: D=0, C=0; D=1, C=0; D=1, C=1; D=0, C=1. На основі отриманих результатів на виході тригера заповніть таблицю переходів. Зробіть висновки.

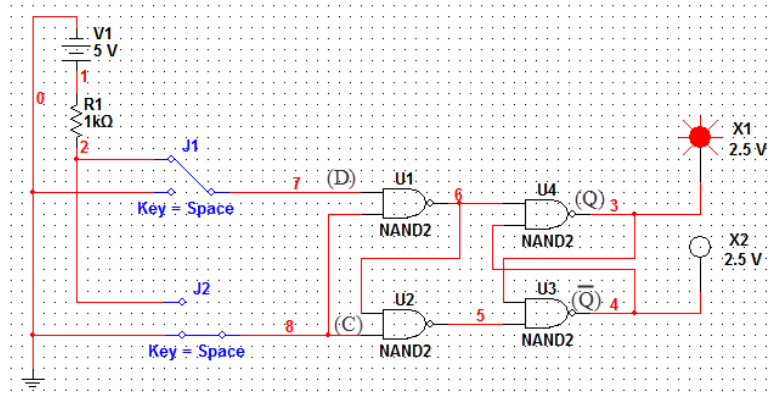


Рис.3

11. В панелі компонентів в розділі цифрові мікросхеми оберіть елемент T_FF. Виконайте моделювання схеми Т- тригера, зображеної на рисунку 4.

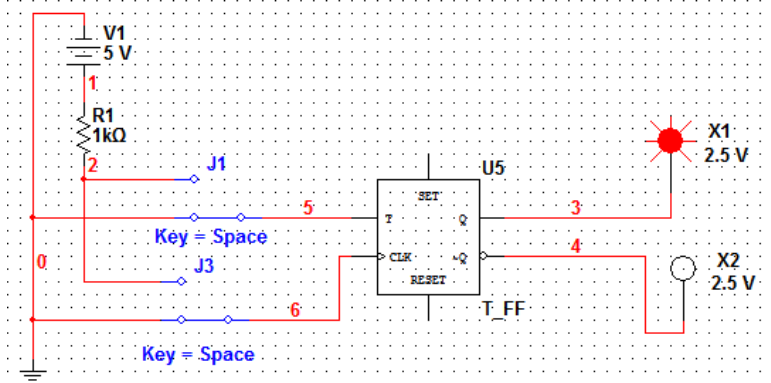


Рис.4

12. Дослідіть функціонування Т – тригера, послідовно подаючи на схему наступні сигнали: T=1, CLK=0; T=1, CLK=1; T=1, CLK=0; T=1, CLK=1; T=0, CLK=0; T=0, CLK=1;. Заповніть таблицю переходів та зробіть висновки.

13. В панелі компонентів в розділі цифрові мікросхеми оберіть елемент JK_FF. Виконайте моделювання схеми JK– тригера, зображеної на рисунку 5.

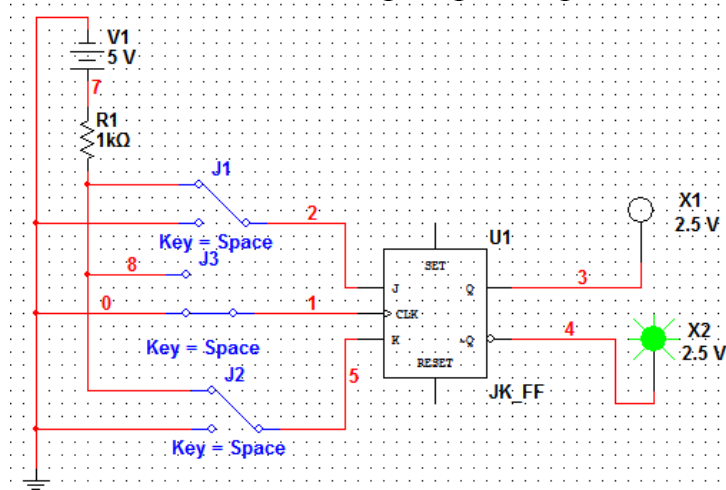


Рис.5

14. Дослідіть функціонування – тригера, послідовно подаючи на входи JK сигнали 0 та 1, змінюючи значення $CLK=0$; $CLK=1$. Заповніть таблицю переходів та зробіть висновки.

Вимоги до оформлення звіту лабораторної роботи.

Звіт виконується на листах формату A4.

Зміст звіту

У звіті потрібно відобразити:

- 1) мету лабораторної роботи;
- 2) схему дослідження кожного цифрового тригера;
- 3) навести отримані таблиці переходів;
- 4) висновки, що базуються на аналізі отриманих результатів.

Завдання для самоконтролю

- 1 Наведіть визначення тригера.
- 2 Наведіть класифікацію тригерів.
- 3 Наведіть умовне позначення й часові діаграми роботи RS - тригера.
- 4 Наведіть умовне позначення й часові діаграми роботи D - тригера.
- 5 Яке призначення T-тригера?
- 6 Наведіть умовне позначення й часові діаграми роботи JK - тригера.
7. В чому різниця в принципах функціонування між синхронним RS-тригером та синхронним JK-тригером?